

**GUJARAT TECHNOLOGICAL UNIVERSITY**  
**DIPLOMA ENGINEERING – SEMESTER –VI • EXAMINATION – SUMMER 17**

**Subject Code:361102****Date:04-05-2017****Subject Name: VLSI Technology****Time: 10:30 AM TO 1:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Each question carry equal marks (14 marks)

<b>Q.1</b>	(a) Explain the Following Design Styles of VLSI	<b>07</b>
	1. Gate array Design	
	2. Standard Cell Based Design	
પ્રશ્ન. ૧	અ નીચેની વીચેલાથેસઆઈ ડીઝાઇન સ્ટાઇલ સમજાવો.	07
	૧. ગેટ એરે ડીઝાઇન	
	૨. સ્ટાંડર્ડ સેલ બેજ ડીઝાઇન	
	(b) Draw and Explain MOS Structure.	07
	બ મોસ સ્ટ્રક્ચર ને દોરો અને તેને સમજાવો.	07
<b>Q.2</b>	(a) Draw and Explain Operation of Resistive Load Inverter.	<b>07</b>
પ્રશ્ન. ૨	અ રેઝસ્ટ્રીવ લોડ ઇન્વર્ટર ને દોરો તથા તેનું કાર્ય સમજાવો.	07
	(b) Draw and Explain circuit operation of CMOS inverter using VTC Diagram.	07
	બ સીમોસ ઇન્વર્ટર નો દોરો તથા વીટીસી ડાયાગ્રામ નો ઉપયોગ કરી ને તેનું કાર્ય સમજાવો.	07
	OR	
	(b) Draw and Explain CMOS Ring Oscillator circuit.	07
	બ સીમોસ રીંગ ઓસ્સિલેટર ની સરકીટ દોરો અને સમજાવો.	07
<b>Q.3</b>	(a) Draw and describe circuit operation of 2 input NAND gates using CMOS.	<b>07</b>
પ્રશ્ન. ૩	અ સીમોસ ની મદદ થી 2-ઇંપુટ વાળા નેન્ડગેટ ને દોરી તેની કામગીરી સમજાવો.	07
	(b) Draw and Explain EX-OR gate using CMOS.	07
	બ એક્ષ-ઓર ગેટ ને સીમોસ ની મદદ થી દોરીને તની કામગીરી સમજાવો.	07
	OR	
<b>Q.3</b>	(a) Draw and describe circuit operation of 2 input NOR gates using Depletion nMOS Load.	<b>07</b>
પ્રશ્ન. ૩	અ ડેપ્લેશન એનમોસ લોડ થી 2- ઈંપુટ નોર ગેટ માટે ની સર્કીટ દોરી તેનું કાર્ય સમજાવો.	07
	(b) Implement following digital logic using CMOS $Z = [(A+D) C + BE]'$	07
	બ $Z = [(A+D) C + BE]'$ ડીજિટલ લોજિક ને સીમોસ ની મદદ થી દોરો.	07
<b>Q.4</b>	(a) Write Short note on different types of FPGA.	<b>07</b>

પ્રશ્ન. ૪	આ એકપીજુંચે ના જુદા જુદા પ્રકારો પર ઢ્રેક નોંધ લખો.	07
	(b) Draw and Explain Clocked J-K Latch sing CMOS.	07
	બ ક્લોક જેકે લેય ને સીમોસ ની મદદ થી દોરી અને સમજાવો.	07
	OR	
<b>Q.4</b>	(a) Write a short note on Programmable Logic Devices	07
પ્રશ્ન. ૪	આ પ્રોગ્રામેબલ લોજિક ડીવાઈસ પર ઢ્રેક નોંધ લખો.	07
	(b) Draw and explain CMOS SR latch using NOR gate with truth table.	07
	બ સીમોસ એસઅાર લેય ને નોર ગેટ વાપરી ને દોરી અને તેનું કાર્ય truth ટેબલ લખી સમજાવો.	07
<b>Q.5</b>	(a) Write VHDL code to implement EX-NOR Gate using Structural model of VHDL.	07
પ્રશ્ન. ૫	આ એક્ષ-ઓર ગેટ ને Structural મોડલ ની મેથડ વાપરી વીએચડીએલ કોડ લખો.	07
	(b) Explain the Operation of MOSFET.	07
	બ મોસફેટ નું ઓપરેશન સમજાવો.	07
	OR	
<b>Q.5</b>	(a) Write VHDL code to implement SR flip flop.	07
પ્રશ્ન. ૫	આ એસઅાર ફિલ્પ ઇલોપ માટે નો વીએચડીએલ કોડ લખો.	07
	(b) Write VHDL code to implement 8x1 multiplexer.	07
	બ 8 x 1 મલ્ટીપ્લેક્શર માટે નો વીએચડીએલ કોડ લખો.	07

\*\*\*\*\*